

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-009379

(43)Date of publication of application : 11.01.2002

(51)Int.Cl.

H01S 5/022
G02B 6/42
H01L 31/0232
H01L 33/00
H01S 5/183

(21)Application number : 2000-183440

(71)Applicant : SONY CORP

(22)Date of filing : 19.06.2000

(72)Inventor : OKUHORA AKIHIKO

(54) OPTICAL WIRING MODULE AND METHOD FOR MANUFACTURING THE SAME

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an optical wiring module and the manufacturing method capable of facilitating positioning between an optical element and an optical waveguide, reducing a manufacture cost, enabling the high-speed transmission of optical signals between semiconductor chips, and obtaining sufficient reliability with stable operations.

SOLUTION: This optical wiring module 1 is provided with the semiconductor chips 11 and 12, a first insulation layer 14 for covering the semiconductor chips 11 and 12, a light emitting element 15 and a light receiving element 16 arranged on the first insulation layer 14, a second insulation layer 17 for covering the light emitting element 15 and the light receiving element 16, and the optical waveguide 18 transferred on the second insulation layer 17. The light emitting element 15 converts electric signals from the semiconductor chip 11 to the optical signals and emits them. The optical signals are propagated through the optical waveguide 18 and then made incident on the light receiving element 16. The light receiving element 16 converts the incident optical signals to the electric signals and then outputs them to the semiconductor chip 12.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's]

* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The optical wiring module characterized by having the optical waveguide which can spread the lightwave signal which is emitted by a wrap enveloping layer and said light corpuscle child in said electronic device at least with an electronic device and at least one light corpuscle child electrically connected to said electronic device, or turns on said light corpuscle child.

[Claim 2] Said electronic device is an optical wiring module according to claim 1 characterized by being what constitutes a semiconductor integrated circuit.

[Claim 3] Said electronic device is an optical wiring module according to claim 1 characterized by electric wiring connecting with said light corpuscle child.

[Claim 4] Furthermore, it is the optical wiring module according to claim 1 which is equipped with the support substrate which supports said electronic device, and is characterized by said electronic device having the positioning section for arranging said electronic device itself to the position on said support substrate.

[Claim 5] Said enveloping layer is an optical wiring module according to claim 1 characterized by having covered said light corpuscle child.

[Claim 6] Said enveloping layer is an optical wiring module according to claim 1 characterized by having covered said optical waveguide.

[Claim 7] Said light corpuscle child is an optical wiring module according to claim 1 characterized by including either [at least] the light emitting device of a surface-emitting type, or the photo detector of a field light-receiving mold.

[Claim 8] Said optical waveguide is an optical wiring module according to claim 7 characterized by having the edge in which the field which inclined to the propagation direction of a lightwave signal was formed.

[Claim 9] Said light corpuscle child is an optical wiring module according to claim 1 characterized by including either [at least] the light emitting device of an edge surface-emitting type, or the photo detector of an end-face light-receiving mold.

[Claim 10] Said optical waveguide is an optical wiring module according to claim 9 characterized by having the edge in which the perpendicular field was formed to the propagation direction of a lightwave signal.

[Claim 11] The manufacture approach of the optical wiring module characterized by including the process which forms the optical waveguide which can spread the lightwave signal which is emitted by the process which forms an electronic device on a support substrate, the process which forms an enveloping layer so that said electronic device may be covered, the process which forms a light corpuscle child on said electronic device, and said light corpuscle child, or turns on said light corpuscle child.

[Claim 12] The process which forms said electronic device is the manufacture approach of the optical wiring module according to claim 11 characterized by including the process which carries out alignment of said electronic device to the position on said support substrate.

[Claim 13] The process which forms said enveloping layer in said electronic device in front of the process which forms said enveloping layer, including further the process which forms an electrode The process which forms the 1st enveloping layer which makes said a part of enveloping layer so that the electronic device in which said electrode was formed may be covered, The process which forms said light corpuscle child is the manufacture approach of the optical wiring module according to claim 11 characterized by including the process which connects said light corpuscle child to said exposed electrode electrically including the process at which said 1st enveloping layer is ground and said electrode is exposed.

[Claim 14] The process which forms said enveloping layer is the manufacture approach of the optical wiring module according to claim 13 characterized by including further the process which forms the 2nd enveloping layer which makes said a part of other enveloping layers so that said light corpuscle child may be covered.

[Claim 15] Said 1st enveloping layer is an optical wiring module according to claim 13 characterized by forming so that it may have a flat field.

[Claim 16] The process which forms said light corpuscle child on said electronic device The process which forms said light corpuscle child on a predetermined substrate, and the process which attaches in the member for an imprint said light corpuscle child in the condition of having been formed on said predetermined substrate, The process which removes said some of predetermined substrates [at least] from the light corpuscle child attached in said member for an imprint, The manufacture approach of the optical wiring module according to claim 11 characterized by including the process which pastes up the light corpuscle child from whom said predetermined substrate was removed on said electronic device, and the process which separates said light corpuscle child from said member for an imprint after pasting up said light corpuscle child on said electronic device.

[Claim 17] The manufacture approach of the optical wiring module according to claim 11 characterized by forming a signal ejection electrode in said light corpuscle child beforehand in the process which forms said light corpuscle child on said electronic device.

[Claim 18] The manufacture approach of the optical wiring module according to claim 16 characterized by including the process which separates between [which was attached between the process which attaches said light corpuscle child in said member for an imprint, and the process which removes said predetermined substrate] two or more light corpuscle children.

[Claim 19] The process which removes some of said predetermined substrates [at least] from said light corpuscle child is the manufacture approach of the optical wiring module according to claim 16 characterized by to include the process which melts said stratum disjunctum currently formed among said predetermined substrates and said light corpuscle children including the process at which the process which forms said light corpuscle child on said predetermined substrate forms stratum disjunctum among said predetermined substrates and said light corpuscle children.

[Claim 20] The process which removes said some of predetermined substrates [at least] from said light corpuscle child is the manufacture approach of the optical wiring module according to claim 16 characterized by including the process which removes said some of predetermined substrates by wrapping.

[Claim 21] The process which forms said optical waveguide is the manufacture approach of the optical wiring module according to claim 11 characterized by including the process which forms said optical waveguide in the substrate for an imprint, the process which forms a glue line on said enveloping layer, and the process which performs alignment between said optical waveguide formed in said substrate for an imprint, and said light corpuscle child, and pastes up said optical waveguide on said glue line.

[Claim 22] The manufacture approach of the optical wiring module according to claim 21 characterized by irradiating light at said glue line and making it stiffen said glue line in the process which pastes up said optical waveguide on said glue line, using a photo-setting resin as a component of said glue line.

[Translation done.]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the optical wiring module in which the optical connection in the transceiver module for optical transmissions is possible and its manufacture approaches, such as optical transmission in digital disposal circuits, such as a ultra high-speed digital disposal circuit and a parallel connected type digital digital disposal circuit, and optical communication, an optical link or an optical fiber channel, especially about the optical wiring module with which the optical waveguide which can spread a lightwave signal was formed, and its manufacture approach.

[0002]

[Description of the Prior Art] In recent years, transmitting and receiving various media through a network using an information communication network technique is progressing by digitization of the fast improvement in the radio technique used for the radio technique used for a cellular phone etc., ISDN (Integrated Services Digital Network), etc., the fast improvement in the throughput of an information processor like a personal computer, and AV (Audio Video) device etc. Moreover, the Internet, a Local Area Network (LAN;Local Area Network), and an information communication network like a Wide Area Network (WAN;Wide Area Network) are beginning to spread [business use or personal]. From these things, home electronics and an AV equipment constitute a network from domestic centering on a personal computer, and it will be thought in the future that the environment which communicates freely realizes various information through the telephone line, CATV (Cable Television; cable TV), a ground wave TV, satellite broadcasting service, satellite communication, etc.

[0003] the inside of such an environment -- for example, several -- in order to communicate freely the image data dealt with with the transmission speed of about tenMbps(es) extent from Mbps, to have the transmission speed of about 1Gbps from 10Mbps is desired as the communication capability. It is possible to realize such a transmission speed with optical communication and a transmission technique. For example, as shown in the optical table laid by the seabed, in a long-distance trunk system communication network which exceeds 10 to 100km, optical communication and a transmission technique have spread widely from viewpoints, such as the low loss nature, economical efficiency, etc.

[0004] Moreover, also in the comparatively short-distance communication link field, the technique using optical transmission like an optical fiber channel or an optical data link is beginning to spread like [during the chip between the boards in a device, and in a board]. However, the optical cable has not spread through the degree which transposes to a TSUISUTEDDO pair cable or a coaxial cable, and is used for them in respect of the cost pair effectiveness. That a very precise alignment technique is required and the cure against leakage light, consideration of electromagnetic interference, the cure against a noise, etc. are required for this between a light emitting device and an optical fiber and between a photo detector and an optical fiber in order to maintain the engine performance of optical communication like transmission speed or the transmission quality, and it is because that structure becomes intricately and expensive by this etc. originates.

[0005] On the other hand, by advance of the technique in IC (Integrated Circuit; integrated circuit) or

LSI (Large Scale Integration; large-scale integrated circuit), those working speeds and accumulation scales improve, for example, high-performance-izing of a microprocessor and large capacity-ization of a memory chip are progressing quickly. Moreover, the amount of the data dealt with with the personal computer connected to a network which was mentioned above is increasing quickly. Therefore, it is required to perform rise of whenever [clock / in data processing / or juxtaposition], improvement in the speed of the access time to memory, etc.

[0006] In the bottom of such a situation, improvement in the speed of a working speed is timed within the semiconductor chip by detailed-izing of a semiconductor device, gate length's shortening accompanying it, the advancement of drive capacity, etc. However, in the access circuit to memory, or the processor of a multi-MPU (Microprocessor Unit) configuration, the parasitic capacitance component of the part which is needed at the time of mounting like a package is large, and the high-speed-data transmission actuation in electric wiring which connects with the exterior of a semiconductor chip is difficult.

[0007] Moreover, if a high speed signal is impressed to electric wiring, while becoming the cause of current change of the letter of a spike, or electrical-potential-difference change, it becomes the cause of electromagnetic-compatibility noises, such as EMI (Electromagnetic Interference) and EMC (Electromagnetic Compatibility), a reflective noise, and a cross talk noise. Then, a thing like [between the semiconductor chips carried on the board] for which optical transmission is performed also about the high speed signal in short distance very much can be considered. While canceling the signal delay by CR (electrostatic-capacity [of C:electric wiring] R: resistance of electric wiring) time constant of electric wiring by performing the signal transmission by this light, transmission and reception of a high speed signal are attained without being influenced by the electromagnetic noise. To measure low cost-ization is desired without reducing the engine performance of optical communication, in order to spread optical communication and a transmission technique in the field of the device for general need persons.

[0008] The optical wiring circuit which makes optical connection of the light emitting device arranged near the LSI and the photo detector through optical waveguide in a patent public presentation official report (JP,62-204208,A) in order to make optical connection of between the semiconductor chips on a board is indicated.

[0009]

[Problem(s) to be Solved by the Invention] By the way, the following can be considered as photoconductive wave equipment for making optical connection of between the semiconductor chips on a board. Drawing 21 shows an example of the configuration of the photoconductive wave equipment. This photoconductive wave equipment is equipped with the silicon substrate 501 in which the thin film multilayer interconnection 505 with which between each wiring was insulated by the insulating layer 506 is formed, the optical waveguide 502 currently formed on the silicon substrate 501, and LSI504 arranged near the optical waveguide 502 on the silicon substrate 501. Above each edge field of optical waveguide 502, the light emitting device (not shown) and the photo detector 503 are arranged, respectively. For example, the photo detector 503 is electrically connected with LSI504 arranged in the near. Thus, with the photoconductive wave equipment constituted, the interior of optical waveguide 502 is spread, it is reflected by the end-face 502a, and the lightwave signal which carried out outgoing radiation from the light emitting device carries out incidence to a photo detector 503.

[0010] With the photoconductive wave equipment shown in drawing 21 , since he was trying to form the optical waveguide 502 which consists of a quartz on a silicon substrate 501, thin film coating technology needed to be fundamentally used as the formation technique. In this case, in formation of the optical waveguide 502 using this thin film coating technology, while excelling in that dimensional accuracy, formation and processing of the film of thickness of several micrometers or more were difficult. There was a problem that it will be difficult to enlarge the cross section of optical waveguide 502, and the alignment of a light emitting device or a photo detector to optical waveguide 502 will be very difficult by this.

[0011] Moreover, when applying an optical transmission technique which was mentioned above to transmission and reception of the high speed signal between the semiconductor chips for example, on a

board, even if it is possible to transmit a lightwave signal to a high speed, it is necessary to perform transmission of the control signal of the electric power supply from a power source, or a low speed through electric wiring. However, when it was going to form such electric wiring on a silicon substrate using thin film coating technology and became general board size (for example, dozens of cm angle) and module size (for example, several cm angle) as mentioned above, the manufacturing cost was applied too much and the problem of being scarce was in implementability.

[0012] When the semiconductor chip, the light emitting device, the photo detector, etc. were exposed, the actuation may become unstable and there was a problem in respect of dependability further again.

[0013] This invention is made in view of this trouble, the purpose makes easy alignment between a light corpuscle child and optical waveguide, a manufacturing cost is reduced, high-speed transmission of the lightwave signal between semiconductor chips is made possible, and it is in offering the optical wiring module which can acquire sufficient dependability in stable actuation, and its manufacture approach.

[0014]

[Means for Solving the Problem] The optical wiring module by this invention is equipped with the optical waveguide which can spread the lightwave signal which is emitted by a wrap enveloping layer and the light corpuscle child in an electronic device at least with an electronic device and at least one light corpuscle child electrically connected to this electronic device, or turns on a light corpuscle child.

[0015] Moreover, the manufacture approach of the optical wiring module by this invention includes the process which forms the optical waveguide which can spread the lightwave signal which is emitted by the process which forms an electronic device on a support substrate, the process which forms an enveloping layer so that this electronic device may be covered, the process which forms a light corpuscle child on an electronic device, and the light corpuscle child, or turns on a light corpuscle child.

[0016] By the optical wiring module by this invention, the optical waveguide which can spread the lightwave signal which is emitted by the light corpuscle child electrically connected to the electronic device and this light corpuscle child, or turns on this light corpuscle child is prepared, and a lightwave signal is transmitted through this optical waveguide.

[0017] By the manufacture approach of the optical wiring module by this invention, an electronic device is formed on a support substrate, and an enveloping layer is formed so that this electronic device may be covered. Moreover, the optical waveguide which can spread the lightwave signal which a light corpuscle child is formed on an electronic device, and is emitted by the light corpuscle child, or turns on a light corpuscle child is formed.

[0018]

[Embodiment of the Invention] Hereafter, the gestalt of operation of this invention is explained to a detail with reference to a drawing.

[0019] (Gestalt of the 1st operation) Drawing 1 shows the configuration of the optical wiring module concerning the gestalt of this operation. As shown in drawing 1, the optical wiring module 1 of the gestalt of this operation With the support substrate 10, semiconductor chips 11 and 12, and two or more micro bumps 13 as a projection electrode formed in the position of the top face of semiconductor chips 11 and 12 It has the 1st insulating layer 14, the light emitting device 15 of a surface-emitting type, the photo detector 16 of a field light-receiving mold, the 2nd insulating layer 17, optical waveguide 18, the wiring layer 23 that constitutes electric wiring, and the glue line 25. Here, the light emitting device of a surface-emitting type is a light emitting device of the mold in which light carries out outgoing radiation from the main front face (henceforth the main front face (luminescence side)) of a component. Moreover, the photo detector of a field light-receiving mold is a photo detector of the mold which receives light on the main front face (light-receiving side) of a component.

[0020] The support substrate 10 consists of a metal (for example, copper, iron) or its alloy, and two or more guide heights 10a and 10b are formed in the front face.

[0021] Semiconductor chips 11 and 12 have the guide slots 11a and 11b which function as the positioning section for arranging a semiconductor chip 11 and 12 self to a position, respectively, and are arranged on the support substrate 10. Semiconductor chips 11 and 12 carry out a location gap on the support substrate 10 by carrying out alignment of the guide heights 10a and 10b of the support substrate

10, and the guide slots 11a and 12a of semiconductor chips 11 and 12, respectively, and pasting up. [0022] Moreover, semiconductor chips 11 and 12 are constituted by integrated circuit like LSI with which electronic circuitries, such as a digital disposal circuit and a memory circuit, were accumulated, and are electrically connected to a light emitting device 15 or a photo detector 16 through a wiring layer 23. Here, semiconductor chips 11 and 12 support one example of the "electronic device" of this invention.

[0023] The 1st insulating layer 14 is formed between the support substrate 10 and the 2nd insulating layer 17, and is constituted by resin ingredients, such as epoxy system resin, acrylic resin, polyolefine system resin, polyimide, and a liquid crystal polymer. Moreover, the 1st insulating layer 14 also has the function which carries out flattening of the irregularity of the support substrate 10 with which the semiconductor chips 11 and 12 other than a function which cover and protect semiconductor chips 11 and 12 are formed, and the function as an interlayer insulation film of a wiring layer 23.

[0024] The light emitting device 15 of a surface-emitting type is constituted by the light emitting diode, and is arranged on the semiconductor chip 11 through the micro bump 13. Moreover, the light emitting device 15 is electrically connected with the semiconductor chip 11 through the wiring layer 23. Thereby, a light emitting device 15 changes into a lightwave signal the electrical signal supplied through a wiring layer 23 from a semiconductor chip 11, and carries out outgoing radiation of this changed lightwave signal from a luminescence side.

[0025] The photo detector 16 of a field light-receiving mold is constituted by the photodiode, and is arranged on the semiconductor chip 12 through the micro bump 13. Moreover, the photo detector 16 is electrically connected with the semiconductor chip 12 through the wiring layer 23. Thereby, a photo detector 16 changes into an electrical signal the lightwave signal which carried out incidence to that light-receiving side, and outputs this changed electrical signal to a semiconductor chip 12 through a wiring layer 23.

[0026] Here, the light emitting device 15 or the photo detector 16 supports one example of the "light corpuscle child" of this invention.

[0027] The 2nd insulating layer 17 is formed on the 1st insulating layer 14, and is constituted by the same resin ingredient as the case of the 1st insulating layer 14. Moreover, the 2nd insulating layer 17 also has the function which carries out flattening of the irregularity of the support substrate 10 with which the light emitting device 15, the photo detector 16, etc. are formed like the case of the 1st insulating layer 14 other than the function to cover and protect semiconductor chips 11 and 12, a light emitting device 15, and a photo detector 16. The 2nd insulating layer 17 protects the luminescence side and light-receiving side, especially concerning a light emitting device 15 and a photo detector 16.

[0028] Here, the 1st insulating layer 14 corresponds to one example of the "1st enveloping layer" of this invention, and the 2nd insulating layer 17 supports one example of the "2nd enveloping layer" of this invention.

[0029] A glue line 25 is for pasting up optical waveguide 18 on the 2nd insulating layer 17 in the case of the imprint of optical waveguide 18 which it is formed on the 2nd insulating layer 17, and is mentioned later.

[0030] Optical waveguide 18 consists a core layer 19 and a core layer 19 of wrap cladding layers 20 and 21, and the inclined planes 22a and 22b which are fields which inclined with the predetermined tilt angle (about 45 degrees [as opposed to / For example, / a direction perpendicular to the front face of the support substrate 10]) are formed in the both ends in the longitudinal direction (the optical propagation direction). Inclined planes 22a and 22b function as a mirror for light reflexes.

[0031] Inclined plane 22a has the function to reflect the lightwave signal by which outgoing radiation was carried out from the luminescence side of a light emitting device 15, and to make it go to the longitudinal direction of optical waveguide 18. Moreover, inclined plane 22b has the function to reflect the lightwave signal which has spread the interior of optical waveguide 18, and to make it go in the direction of the light-receiving side of a photo detector 16.

[0032] A wiring layer 23 is constituted by aluminum (aluminum) or copper (Cu), and is used as electric wiring. This wiring layer 23 has the function to transmit an electrical signal between semiconductor

chips 11 and 12, a light emitting device 15, and a photo detector 16 while having the function which supplies the power from a power source (not shown) to semiconductor chips 11 and 12, a light emitting device 15, and a photo detector 16. Data wiring for specifically transmitting data to power-source wiring for supplying power to semiconductor chips 11 and 12, a light emitting device 15, and a photo detector 16, semiconductor chips 11 and 12, a light emitting device 15, and a photo detector 16 between control wiring for supplying a control signal, semiconductor chips 11 and 12, a light emitting device 15, and a photo detector 16 etc. is formed.

[0033] Next, an operation of the optical wiring module 1 constituted as mentioned above is explained.

[0034] By this optical wiring module 1, it will be in the condition that semiconductor chips 11 and 12, a light emitting device 15, and a photo detector 16 can operate, by supplying power from a power source through a wiring layer 23. In the condition in which this actuation is possible, if an electrical signal is outputted to a light emitting device 15 from a semiconductor chip 11, a light emitting device 15 will change this electrical signal into a lightwave signal, and will carry out outgoing radiation of the changed lightwave signal from a luminescence side. Incidence of the lightwave signal which carried out outgoing radiation from the luminescence side of a light emitting device 15 is carried out to inclined plane 22a currently formed in one edge of optical waveguide 18, and it is reflected in the almost perpendicular direction (the optical propagation direction) to the direction of incidence. The lightwave signal reflected in inclined plane 22a spreads the interior of the core layer 19 of optical waveguide 18 along the optical propagation direction, and it carries out incidence to inclined plane 22b currently formed in the other-end section of optical waveguide 18. After reflecting in the almost perpendicular direction to the direction of incidence, incidence of the lightwave signal which carried out incidence to inclined plane 22b is carried out to the light-receiving side of a photo detector 16. A photo detector 16 changes this lightwave signal into an electrical signal, and outputs the changed electrical signal to a semiconductor chip 12. Thus, a lightwave signal is transmitted to a high speed through optical waveguide 18 between a semiconductor chip 11 and a semiconductor chip 12.

[0035] Next, with reference to drawing 16, the manufacture approach of the optical wiring module 1 is explained from drawing 2. Drawing 16 shows the production process of the optical wiring module 1 from drawing 2. In addition, drawing 7 shows the configuration of the perpendicular resonator laser (VCSEL; Vertical Cavity Surface Emitting Laser) which is an example of the light emitting device 15 formed in the optical wiring module 1, drawing 11 shows the imprint process of this light emitting device 15 from drawing 8, and drawing 16 shows the formation process of the optical waveguide 18 formed in the optical wiring module 1 from drawing 12.

[0036] First, as shown in drawing 2, the support substrate 10 and semiconductor chips 11 and 12 are prepared, respectively. In addition, if needed, semiconductor chips 11 and 12 are beforehand processed so that it may become the thickness of about 20 micrometers from 50 micrometers by wrapping.

[0037] Next, after carrying out alignment of the guide slots 11a and 11b of semiconductor chips 11 and 12 to the guide heights 10a and 10b of the support substrate 10, respectively, semiconductor chips 11 and 12 are pasted up on the support substrate 10 using electroconductive glue like a conductive paste. Thereby, alignment is improved semiconductor chips 11 and 12 by precision on the support substrate 10, and they are fixed. Moreover, the micro bump 13 constituted with nickel/gold (nickel/Au) is beforehand formed in the location where the light emitting device 15 and photo detector 16 on a semiconductor chip 11 and 12 are arranged with plating etc.

[0038] As shown in drawing 3, after coating with a resin ingredient the whole surface of the support substrate 10 in which semiconductor chips 11 and 12 and the micro bump 13 are formed, it is made for a front face to become flat by carrying out a reflow of this resin ingredient at the temperature more than the melting point. Thereby, the 1st insulating layer 14 of a wrap is formed in semiconductor chips 11 and 12. In semiconductor chips 11 and 12, it will be embedded by the 1st insulating layer 14.

[0039] the 1st insulating layer 14 to which the front face is flat as shown in drawing 4 -- receiving -- CMP (Chemical Mechanical Polishing; chemical machinery polish) -- while performing polish processing by law etc. and maintaining flat [of the front face], some micro bumps 13 are made to expose to the front face of the 1st insulating layer 14 Then, a wiring layer 23 is formed in the front face

of the 1st insulating layer 14 by optical processing like the photolithography method.

[0040] Furthermore, as a light emitting device 15 and a photo detector 16 are later mentioned in the location in which the semiconductor chip 11 and the micro bump 13 on 12 are formed, they are imprinted in it. Thereby, a light emitting device 15 and a photo detector 16 are arranged with a precision sufficient on a semiconductor chip 11 and 12, and are fixed.

[0041] Next, as shown in drawing 5, the 2nd insulating layer 17 is formed so that a light emitting device 15, a photo detector 16, etc. may be covered. After specifically coating with a resin ingredient the whole surface of the support substrate 10 in which semiconductor chips 11 and 12, the light emitting device 15, the photo detector 16, etc. are formed, it is made for a front face to become flat by carrying out a reflow of this resin ingredient at the temperature more than the melting point. Thereby, the 2nd insulating layer 17 of a wrap is formed in a light emitting device 15 and a photo detector 16. In this case, in a light emitting device 15 and a photo detector 16, it will be embedded by the 2nd insulating layer 17.

[0042] Furthermore, while performing polish processing by the CMP method etc. to the 2nd insulating layer 17 to which the front face is flat and maintaining flat [of the front face], it is made exposed [some signal ejection electrodes currently formed in the light emitting device 15 or the photo detector 16, respectively] to the front face of the 2nd insulating layer 17.

[0043] As shown in drawing 6, after forming a through hole in the position of the 2nd insulating layer 17, the wiring layer for connecting with a wiring layer 23 electrically through this through hole is formed on the 2nd insulating layer 17. Thereby, it lets a wiring layer 23 pass and power, supply of various kinds of signals, etc. to semiconductor chips 11 and 12, a light emitting device 15, and a photo detector 16 are attained.

[0044] In addition, if the resin of optical photosensitivity is used as a component of the 2nd insulating layer 17, it is possible to perform exposure of the signal ejection electrode of a light emitting device 15 and a photo detector 16 and formation of the through hole of the 2nd insulating layer 17 to coincidence by optical processing.

[0045] Next, optical waveguide 18 is formed. Formation of this optical waveguide 18 is performed by the imprint approach which is mentioned later, for example.

[0046] According to the above processes, the optical wiring module 1 shown in drawing 1 is manufactured.

[0047] Here, the imprint approach of a light emitting device 15 is explained. In addition, since a photo detector 16 can be imprinted by the almost same imprint approach as a light emitting device 15, the explanation is omitted here.

[0048] As shown in drawing 7, the perpendicular resonator laser 50 which is an example of a light emitting device 15 is formed on n mold gallium arsenide (GaAs) substrate 30, the stratum disjunctum 31 which consists of aluminum arsenic (AlAs) formed on the n mold GaAs substrate 30, and stratum disjunctum 31, and contains the multilayer reflective film (DBR; Distributed Brag Reflector) 32 which constitutes a reflecting mirror. Stratum disjunctum 31 has fusibility to an acid.

[0049] Moreover, the perpendicular resonator laser 50 contains n mold cladding layer 33 formed on the multilayer reflective film 32, the barrier layer 34 which was formed in the central part on n mold cladding layer 33 and which consists of pn junction, p mold cladding layer 35 formed on the barrier layer 34, and the multilayer reflective film 36 formed on p mold cladding layer 35. Furthermore, the perpendicular resonator laser 50 contains insulating layers 37 and 38, the polyimide layer 39, and the plating electrode 40 that functions as signal ejection electrodes. The polyimide layer 39 is for protecting n mold cladding layer 33, a barrier layer 34, p mold cladding layer 35, etc.

[0050] The perpendicular resonator laser 50 constituted as mentioned above is pasted up on diaphragm 60 using adhesives 61 like the wax which has thermoplasticity, as shown in drawing 8. Drawing 8 shows the condition of having pasted up three perpendicular resonator laser 50a, 50b, and 50c on diaphragm 60 with adhesives 61, respectively. Here, diaphragm 60 supports one example of "the member for an imprint" of this invention.

[0051] Furthermore, after dicing will perform separation between components about perpendicular resonator laser as shown in drawing 9 if there is need, an n mold GaAs substrate is exfoliated from each

perpendicular resonator laser by dipping this in a hydrofluoric-acid solution etc. and melting stratum disjunctum. Thereby, the perpendicular resonator laser 50a, 50b, and 50c is formed.

[0052] The formed perpendicular resonator laser 50a, 50b, and 50c is often washed, and after drying, as shown in drawing 10, the balls 63, 64, and 65 which consist of Au of 10 micrometers of diameter numbers are formed in each perpendicular resonator laser 50a, 50b, and 50c.

[0053] As shown in drawing 11, thermocompression bonding of the perpendicular resonator laser 50a, 50b, and 50c is performed by whenever [300 degree about C stoving temperature] to the location in which the micro bump 13 of semiconductor chips 11 and 12 is formed using the heating tool 70 which consists of a ceramic, a metal, etc. In addition, it may be made to perform sticking by pressure using a supersonic wave instead of performing thermocompression bonding. Then, adhesives 61 are melted by heat-treatment or processing using an organic solvent, and the perpendicular resonator laser 50a, 50b, and 50c is separated from diaphragm 60.

[0054] In addition, when imprinting to a semiconductor chip for example, by the imprint approach which mentioned above the pin photodiode using a silicon substrate, it is possible to make a silicon substrate thin to dozens of micrometers according to a wrapping process etc.

[0055] Here, the formation approach of optical waveguide 18 is explained.

[0056] the substrate 80 which is a glass substrate as shown in drawing 12 -- preparing -- plasma CVD (Chemical Vapor Deposition) -- the substrate detached core 81 which consists of diacid-ized silicon (SiO₂) which has the thickness of hundreds of nm with law, a heat CVD method, an optical CVD method, etc. is formed on a substrate 80.

[0057] Next, after applying on this substrate detached core 81 so that it may become the thickness of about several micrometers for example, about a resin ingredient with a spin coat method etc., heat hardening processing is performed and this resin ingredient is stiffened. This forms cladding layer 20a on the substrate detached core 80. Moreover, on cladding layer 20a, a resin ingredient with a refractive index higher than the component of this cladding layer 20a is applied so that it may become the thickness of about dozens of micrometers with a spin coat method etc., and further, the component of cladding layer 20a and the resin ingredient which has the same refractive index are applied so that it may become the thickness of about several micrometers with a spin coat method etc. Then, heat hardening processing is performed and these resin ingredients are fully stiffened. This forms core layer 19a and cladding layer 21a, respectively.

[0058] It is possible to use what added the fluorine to polyolefin resin, such as the epoxy resin and polyethylene which use acrylic resin, such as polyimide and PMMA (Polymethyl Methacrylate; polymethylmethacrylate), a bisphenol, etc. as a principal component, and polystyrene, or these ingredients here as a component of core layer 19a or cladding layers 20a and 21a.

[0059] Furthermore, after forming the photoresist film which has the thickness of dozens of micrometers on cladding layer 21a, photoresist film 82a which has a predetermined pattern is formed by performing optical processing to this photoresist film. And this photoresist film 82a is heat-treated at the temperature more than glass transition temperature. Thereby, as shown in drawing 13, when the edge of photoresist film 82a flows, the photoresist film 82 which has the edge which inclined gently-sloping is formed.

[0060] this photoresist film 82 -- a mask -- carrying out -- RIE (Reactive Ion Etching; reactive ion etching) -- law and ECR (Electro Cyclotron Resonance; electron cyclotron resonance) -- dry etching is performed by law etc. Thereby, a core layer 19 and this core layer 19 are constituted from wrap cladding layers 20 and 21, and the optical waveguide 18 which has the inclined planes 22a and 22b which incline with the predetermined tilt angle (about 45 degrees [as opposed to / For example, / a direction perpendicular to the front face of a glass substrate 80]) is formed in those both ends. Then, the photoresist film 82 is removed.

[0061] As shown in drawing 14, vertical reversal of the substrate 80 with which the optical waveguide 18 which consists of a core layer 19 and cladding layers 20 and 21 is formed is carried out. Moreover, a glue line 86 is formed by preparing substrate 85 for an imprint with an another substrate 80, and applying the adhesives constituted from a thermoplastic resin ingredient by print processes etc. by the

position on this substrate 85 for an imprint.

[0062] The cladding layer 21 of the optical waveguide 18 on the substrate 80 which carried out vertical reversal is stuck to the glue line 86 on the substrate 85 for an imprint by pressure. And by dipping a substrate 80 and the substrate 85 for an imprint in a low-concentration hydrogen fluoride solution or a low-concentration BHF (Buffered HF; buffer hydrogen fluoride) solution, as shown in drawing 15, dissolution removal of the substrate detached core 81 is carried out, and a substrate 80 is separated from optical waveguide 18. Thereby, optical waveguide 18 is imprinted by the substrate 85 for an imprint.

[0063] As shown in drawing 16, vertical reversal of the substrate 85 for an imprint with which optical waveguide 18 was imprinted is carried out. Moreover, the glue line 25 which consists of photo-curing resin ingredients (here for example, ultraviolet radiation hardening resin ingredient) is formed in the location which arranges optical waveguide 18 on the 2nd insulating layer 17 by print processes etc.

[0064] And alignment is performed between optical waveguide 18, a light emitting device 15, and a photo detector 16. Alignment of the inclined plane 22a of optical waveguide 18 is carried out to the luminescence side of a light emitting device 15, and, specifically, alignment of the inclined plane 22b of optical waveguide 18 is carried out to the light-receiving side of a photo detector 16. After such alignment, sticking the cladding layer 20 of the optical waveguide 18 on the substrate 85 for an imprint to a glue line 25, ultraviolet radiation is irradiated, a glue line 25 is stiffened, and optical waveguide 18 is fixed on the 2nd insulating layer 17. In addition, when it is what has the property that the substrate 85 for an imprint penetrates ultraviolet radiation, it is possible to irradiate ultraviolet radiation from the upper part of the substrate 85 for an imprint. Then, the substrate 85 for an imprint is removed. Thereby, optical waveguide 18 is imprinted on the support substrate 10.

[0065] As mentioned above, with the gestalt of this operation, while carrying out alignment of a semiconductor chip, the light emitting device of a surface-emitting type, and the photo detector of a field light-receiving mold and forming them on a support substrate, alignment of the optical waveguide is carried out to the flat field of a wrap enveloping layer, and these are formed in it by imprint. Therefore, alignment between a light emitting device and a photo detector, and optical waveguide can be performed by little [easy moreover] time and effort with a sufficient precision, the number of production processes is lessened, and it becomes possible to reduce a manufacturing cost. Moreover, since the semiconductor chip, the light emitting device, and the photo detector are covered and protected by the enveloping layer, dependability sufficient in stable actuation can be acquired.

[0066] Moreover, with the gestalt of this operation, since optical waveguide is formed by imprint, optical waveguide can be easily formed also, for example to the substrate of a configuration for which the film formation by the spin coat method is difficult. Therefore, since the degree of freedom of selections, such as a configuration of a substrate and an ingredient of the formation film, spreads, thereby, it becomes possible to reduce a manufacturing cost.

[0067] Moreover, while forming optical waveguide as signal-transmission wiring for high-speed operations and making a lightwave signal transmit, he forms electric wiring as signal-transmission wiring and power-source wiring for low-speed actuation, and is trying to make an electrical signal transmit with the gestalt of this operation. therefore -- while the signal transmission of the high speed which was not able to be realized in electric wiring becomes possible -- electromagnetism -- malfunction resulting from a radiation noise, turbulence of a signal wave form, etc. can be prevented. Moreover, it becomes possible to raise by this the system of a high order built with an optical wiring module etc., and the network engine performance by leaps and bounds.

[0068] (Gestalt of the 2nd operation) Next, with reference to drawing 17, the configuration of the optical wiring module concerning the gestalt of operation of the 2nd of this invention is explained. The optical wiring module of the gestalt of this operation forms the optical waveguide by which the perpendicular field was formed in both ends to the optical propagation direction, and enables transmission of the lightwave signal between semiconductor chips through a light emitting device and a photo detector while it arranges the light emitting device of an edge surface-emitting type, and the photo detector of an end-face light-receiving mold. Except for the point constituted using the light emitting device of an edge surface-emitting type, and the photo detector of an end-face light-receiving mold so

that the high-speed transmission of a lightwave signal might be possible, the gestalt of this operation is constituted like the case of the gestalt of the 1st operation, and operates similarly. The same sign is given to the same component as the case of the gestalt of the 1st operation here, and the detailed explanation is omitted here.

[0069] As shown in drawing 17, the optical wiring module 2 of the gestalt of this operation functioned as the wiring layer 23 similarly with the support substrate 10, semiconductor chips 11 and 12, the micro bump 13, the 1st insulating layer 14, the light emitting device 71 of an edge surface-emitting type, the photo detector 72 of an end-face light-receiving mold, the 2nd insulating layer 95, and optical waveguide 90, and is equipped with the wiring layer 96 which constitutes electric wiring, and the glue line 26. Here, the light emitting device of an edge surface-emitting type is a light emitting device of the mold in which light carries out outgoing radiation from a perpendicular end face (luminescence side) to the main front face of a component. Moreover, the photo detector of an end-face light-receiving mold is a photo detector of the mold which receives light by the perpendicular end face (light-receiving side) to the main front face of a component.

[0070] The light emitting device 71 of an edge surface-emitting type is electrically connected with the semiconductor chip 11 through the wiring layer 96. Thereby, a light emitting device 71 changes into a lightwave signal the electrical signal supplied through a wiring layer 96 from a semiconductor chip 11, and carries out outgoing radiation of this changed lightwave signal from a luminescence side.

[0071] The photo detector 72 of an end-face light-receiving mold is electrically connected with the semiconductor chip 12 through the wiring layer 96. Thereby, a photo detector 72 changes into an electrical signal the lightwave signal which carried out incidence to that light-receiving side, and outputs this changed electrical signal to a semiconductor chip 12 through a wiring layer 96.

[0072] The 2nd insulating layer 95 is formed on the 1st insulating layer 14, and is constituted by the same resin ingredient as the case of the 1st insulating layer 14. Moreover, the 2nd insulating layer 95 also has the function which carries out flattening of the irregularity of the support substrate 10 with which the light emitting device 71, the photo detector 72, etc. are formed like the case of the 1st insulating layer 14 other than the function to cover and protect semiconductor chips 11 and 12, a light emitting device 71, and a photo detector 72.

[0073] Here, the 2nd insulating layer 95 supports one example of the "2nd enveloping layer" of this invention.

[0074] A glue line 26 is for pasting up optical waveguide 90 on the 1st insulating layer 14 in the case of the imprint of optical waveguide 90 which it is formed on the 1st insulating layer 14, and is mentioned later.

[0075] Optical waveguide 90 consists a core layer 91 and a core layer 91 of wrap cladding layers 92 and 93, and the vertical planes 94a and 94b which are perpendicular fields are formed in the both ends in the longitudinal direction (the optical propagation direction) to the longitudinal direction.

[0076] Next, an operation of the optical wiring module constituted as mentioned above is explained.

[0077] By this optical wiring module 2, it will be in the condition that semiconductor chips 11 and 12, a light emitting device 71, and a photo detector 72 can operate, by supplying power from a power source through a wiring layer 96. In the condition in which this actuation is possible, if an electrical signal is outputted to a light emitting device 71 from a semiconductor chip 11, a light emitting device 71 will change this electrical signal into a lightwave signal, and will carry out outgoing radiation of the changed lightwave signal from the luminescence side of that edge. Incidence of the lightwave signal which carried out outgoing radiation from the luminescence side of the edge of a light emitting device 71 is carried out to one vertical plane 94a of optical waveguide 90. The lightwave signal which carried out incidence to this vertical plane 94a spreads the interior of the core layer 91 of optical waveguide 90 along that direction of incidence, and it carries out outgoing radiation from vertical plane 94b of another side of optical waveguide 90. Incidence of the lightwave signal which carried out outgoing radiation from this vertical plane 94b is carried out to the light-receiving side of the edge of a photo detector 72. A photo detector 72 changes this lightwave signal into an electrical signal, and outputs the changed electrical signal to a semiconductor chip 12. Thus, a lightwave signal is transmitted to a high speed

through optical waveguide 90 between a semiconductor chip 11 and a semiconductor chip 12.

[0078] Next, the manufacture approach of the optical wiring module applied to the gestalt of this operation with reference to drawing 20 from drawing 18 is explained. Drawing 20 shows the production process of the optical wiring module 2 from drawing 18.

[0079] First, after performing the process shown in drawing 4 from drawing 1 in the case of the gestalt of the 1st operation, and the same process, the process shown in drawing 14 from drawing 12 and the same process are performed, and optical waveguide 90 is formed. Here, in case optical waveguide 90 is formed, unlike the case where optical waveguide 18 is formed, processing to which the vertical planes 94a and 94b which are perpendicular fields are formed in the both ends is performed. That is, after forming the substrate detached core 81, a cladding layer, a core layer, and a cladding layer in order on a substrate 80, the photoresist film (not shown) which has a perpendicular end face is formed further, without making an edge flow. After performing dry etching by using this formed photoresistor film as a mask, this photoresistor film is removed. And as shown in drawing 18, optical waveguide 90 is imprinted on the substrate 85 for an imprint.

[0080] Next, as shown in drawing 19, vertical reversal of the substrate 85 for an imprint with which optical waveguide 90 was imprinted is carried out. Moreover, the glue line 26 which consists of photocuring resin ingredients is formed in the location which arranges optical waveguide 90 on the 1st insulating layer 14.

[0081] And alignment is performed between optical waveguide 90, a light emitting device 71, and a photo detector 72. Alignment of the vertical plane 94a of optical waveguide 90 is carried out to the luminescence side of the edge of a light emitting device 71, and, specifically, alignment of the vertical plane 94b of optical waveguide 90 is carried out to the light-receiving side of the edge of a photo detector 72. Optical waveguide 90 is fixed on the 1st insulating layer 14 by irradiating ultraviolet radiation and stiffening a glue line 26 after such alignment, sticking the cladding layer 92 of the optical waveguide 90 on the substrate 85 for an imprint to a glue line 26. Then, the substrate 85 for an imprint is removed.

[0082] According to the above processes, after imprinting optical waveguide 90 on the support substrate 10, as shown in drawing 20, the 2nd insulating layer 95 is formed so that a light emitting device 71, a photo detector 72, optical waveguide 90, etc. may be covered. After specifically coating with a resin ingredient the whole surface of the support substrate 10 in which a light emitting device 71, a photo detector 72, optical waveguide 90, etc. are formed, it is made for a front face to become flat by carrying out a reflow of this resin ingredient at the temperature more than the melting point. Thereby, the 2nd insulating layer 95 of a wrap is formed in a light emitting device 71 and a photo detector 72. In this case, in a light emitting device 71, a photo detector 72, and optical waveguide 90, it will be embedded by the 2nd insulating layer 95.

[0083] After forming a through hole in the position of the 2nd insulating layer 95 to which the front face is flat, the wiring layer for connecting with a wiring layer 96 electrically through this through hole is formed on the 2nd insulating layer 95.

[0084] According to the above processes, the optical wiring module 2 shown in drawing 17 is manufactured.

[0085] As mentioned above, with the gestalt of this operation, since the light emitting device of the semiconductor chip and edge surface-emitting type which were formed on the support substrate, and not only the photo detector of an end-face light-receiving mold but optical waveguide is covered and protected by the enveloping layer, dependability sufficient in still more stable actuation can be acquired.

[0086] Moreover, in the case of the light emitting device of an edge surface-emitting type, and the photo detector of an end-face light-receiving mold, the alignment in the vertical direction between such components and optical waveguides (perpendicular direction) is difficult, but since he is trying to form a light emitting device, a photo detector, and optical waveguide in the flat field of an enveloping layer with the gestalt of this operation, it is possible to also perform alignment in the vertical direction easily.

[0087] As mentioned above, although the gestalt of some operations of this invention was explained, various deformation is possible for this invention, without being limited to the gestalt of each above-

mentioned operation.

[0088] For example, it is possible to give the function as a heat sink other than the function supported [optical waveguide / a semiconductor chip a light emitting device, a photo detector,] to a support substrate. Moreover, since a support substrate becomes unnecessary after an optical wiring module is completed, it can be again used at the time of manufacture of another optical wiring module, and, thereby, can reduce the manufacturing cost of an optical wiring module.

[0089] Moreover, optical waveguide is not restricted to what consists a core layer and this of a wrap cladding layer, but you may make it the optical waveguide which consists only of a core layer used for it.

[0090]

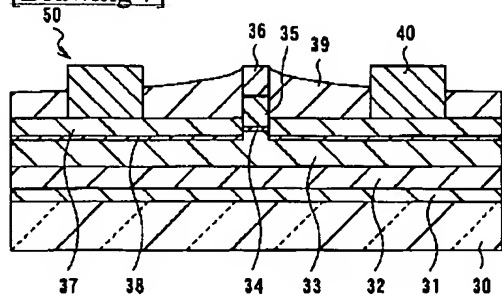
[Effect of the Invention] Since the optical waveguide which can spread the lightwave signal which is emitted by the light corpuscle child electrically connected to the electronic device, or turns on a light corpuscle child was formed according to the manufacture approach of an optical wiring module given in any 1 term of claims 1-10, or an optical wiring module given in any 1 term of claims 11-22 as explained above, the effectiveness that high-speed transmission of the lightwave signal can be carried out is done so. Moreover, since the electronic device was covered by the enveloping layer at least, the effectiveness that dependability sufficient in stable actuation can be acquired is done so.

[0091] Since the 1st enveloping layer was especially formed according to the manufacture approach of an optical wiring module according to claim 15 so that it might have a flat field, the effectiveness that alignment between a light corpuscle child and optical waveguide can be made easy, and they can be formed with a sufficient precision on this 1st enveloping layer is done so.

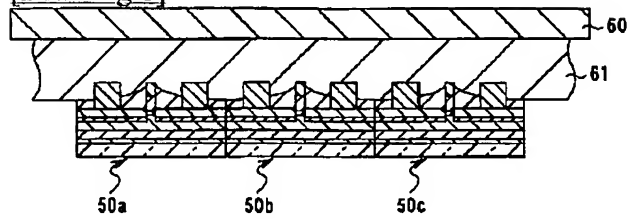
[Translation done.]

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

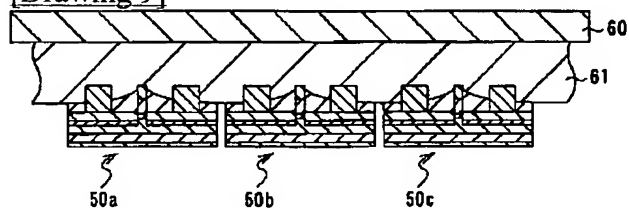
[Drawing 7]



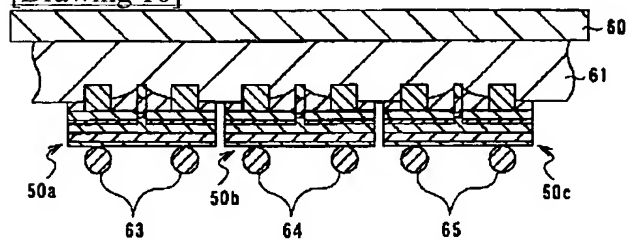
[Drawing 8]



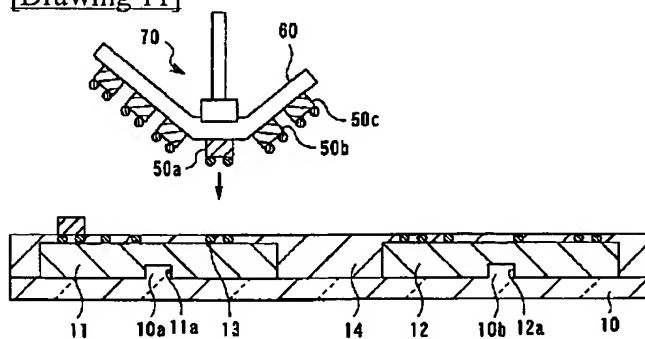
[Drawing 9]



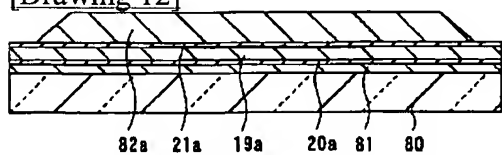
[Drawing 10]



[Drawing 11]

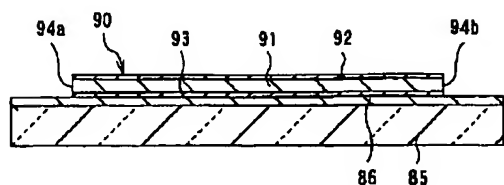


[Drawing 12]

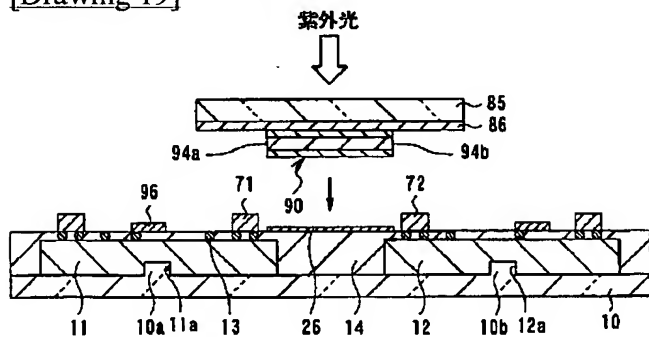


[illegible]

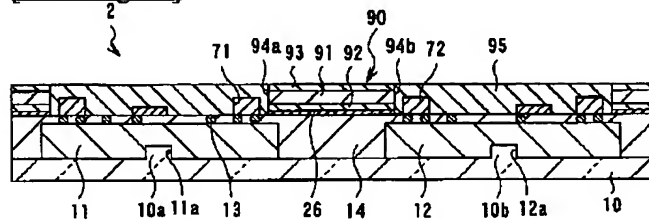
[Drawing 10]



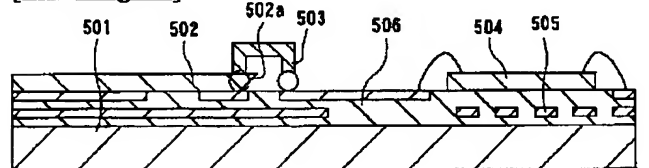
[Drawing 19]



[Drawing 20]



[Drawing 21]



[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-9379

(P2002-9379A)

(43) 公開日 平成14年1月11日 (2002.1.11)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード [*] (参考)	
H 0 1 S	5/022	H 0 1 S	5/022	2 H 0 3 7
G 0 2 B	6/42	G 0 2 B	6/42	5 F 0 4 1
H 0 1 L	31/0232	H 0 1 L	33/00	M 5 F 0 7 3
	33/00	H 0 1 S	5/183	5 F 0 8 8
H 0 1 S	5/183	H 0 1 L	31/02	C
審査請求 未請求 請求項の数22 O L (全 12 頁)				

(21) 出願番号 特願2000-183440 (P2000-183440)

(22) 出願日 平成12年6月19日 (2000.6.19)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 奥洞 明彦

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(74) 代理人 100098785

弁理士 藤島 洋一郎

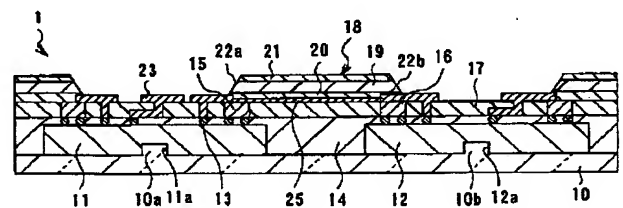
最終頁に続く

(54) 【発明の名称】 光配線モジュールおよびその製造方法

(57) 【要約】

【課題】 光素子と光導波路との間の位置合わせを容易にして製造コストを低減させ、半導体チップ間の光信号の高速伝送を可能とし、安定な動作で十分な信頼性を得ることが可能な光配線モジュールおよびその製造方法を提供する。

【解決手段】 光配線モジュール1は、半導体チップ11、12と、半導体チップ11、12を覆う第1の絶縁層14と、第1の絶縁層14上に配置される発光素子15および受光素子16と、発光素子15および受光素子16を覆う第2の絶縁層17と、第2の絶縁層17上に転写された光導波路18とを備えている。発光素子15は、半導体チップ11からの電気信号を光信号に変換して出射する。この光信号は、光導波路18を伝搬した後、受光素子16に入射する。受光素子16は、入射した光信号を電気信号に変換した後、半導体チップ12に出力する。



(2)

1

【特許請求の範囲】

【請求項1】 電子素子と、

前記電子素子に電氣的に接続された少なくとも1つの光素子と、

少なくとも前記電子素子を覆う被覆層と、

前記光素子から発せられ、または前記光素子に向かう光信号を伝搬可能な光導波路とを備えたことを特徴とする光配線モジュール。

【請求項2】 前記電子素子は、半導体集積回路を構成するものであることを特徴とする請求項1記載の光配線モジュール。

【請求項3】 前記電子素子は、電氣的配線により前記光素子に接続されていることを特徴とする請求項1記載の光配線モジュール。

【請求項4】 さらに、

前記電子素子を支持する支持基板を備え、

前記電子素子は、前記支持基板上の所定の位置に前記電子素子自身を配置するするための位置決め部を有することを特徴とする請求項1記載の光配線モジュール。

【請求項5】 前記被覆層は、前記光素子をも覆っていることを特徴とする請求項1記載の光配線モジュール。

【請求項6】 前記被覆層は、前記光導波路をも覆っていることを特徴とする請求項1記載の光配線モジュール。

【請求項7】 前記光素子は、面発光型の発光素子または面受光型の受光素子の少なくとも一方を含むことを特徴とする請求項1記載の光配線モジュール。

【請求項8】 前記光導波路は、光信号の伝搬方向に対して傾斜した面が形成された端部を有することを特徴とする請求項7記載の光配線モジュール。

【請求項9】 前記光素子は、端面発光型の発光素子または端面受光型の受光素子の少なくとも一方を含むことを特徴とする請求項1記載の光配線モジュール。

【請求項10】 前記光導波路は、光信号の伝搬方向に対して垂直な面が形成された端部を有することを特徴とする請求項9記載の光配線モジュール。

【請求項11】 支持基板上に電子素子を形成する工程と、

前記電子素子を覆うように被覆層を形成する工程と、

前記電子素子上に光素子を形成する工程と、

前記光素子から発せられ、または前記光素子に向かう光信号を伝搬可能な光導波路を形成する工程とを含むことを特徴とする光配線モジュールの製造方法。

【請求項12】 前記電子素子を形成する工程は、前記電子素子を前記支持基板上の所定の位置に位置合わせする工程を含むことを特徴とする請求項11記載の光配線モジュールの製造方法。

【請求項13】 前記被覆層を形成する工程の前に、前記電子素子に電極を形成する工程をさらに含み、前記被覆層を形成する工程は、

2

前記電極の形成された電子素子を覆うように、前記被覆層の一部をなす第1の被覆層を形成する工程と、前記第1の被覆層を研磨して前記電極を露出させる工程とを含み、

前記光素子を形成する工程は、露出した前記電極に前記光素子を電氣的に接続する工程を含むことを特徴とする請求項11記載の光配線モジュールの製造方法。

【請求項14】 前記被覆層を形成する工程は、前記光素子を覆うように、前記被覆層の他の一部をなす第2の被覆層を形成する工程をさらに含むことを特徴とする請求項13記載の光配線モジュールの製造方法。

【請求項15】 前記第1の被覆層は、平坦な面を有するように形成したことを特徴とする請求項13記載の光配線モジュール。

【請求項16】 前記電子素子上に前記光素子を形成する工程は、

所定の基板上に前記光素子を形成する工程と、

前記所定の基板上に形成された状態の前記光素子を転写用部材に取り付ける工程と、

前記転写用部材に取り付けられた光素子から前記所定の基板の少なくとも一部を除去する工程と、

前記所定の基板が除去された光素子を前記電子素子に接着する工程と、

前記光素子を前記電子素子に接着した後、前記光素子を前記転写用部材から分離する工程とを含むことを特徴とする請求項11記載の光配線モジュールの製造方法。

【請求項17】 前記電子素子上に前記光素子を形成する工程において、前記光素子に信号取り出し電極を予め形成するようにしたことを特徴とする請求項11記載の光配線モジュールの製造方法。

【請求項18】 前記光素子を前記転写用部材に取り付ける工程と前記所定の基板を除去する工程との間に、取り付けられた複数の光素子の相互間を分離する工程を含むことを特徴とする請求項16記載の光配線モジュールの製造方法。

【請求項19】 前記所定の基板上に前記光素子を形成する工程は、前記所定の基板と前記光素子との間に剥離層を形成する工程を含み、

前記光素子から前記所定の基板の少なくとも一部を除去する工程は、前記所定の基板と前記光素子との間に形成されている前記剥離層を溶かす工程を含むことを特徴とする請求項16記載の光配線モジュールの製造方法。

【請求項20】 前記光素子から前記所定の基板の少なくとも一部を除去する工程は、前記所定の基板の一部をラッピングにより取り去る工程を含むことを特徴とする請求項16記載の光配線モジュールの製造方法。

【請求項21】 前記光導波路を形成する工程は、

前記光導波路を転写用基板に形成する工程と、

前記被覆層上に接着層を形成する工程と、

前記転写用基板に形成された前記光導波路と前記光素子

(3)

3

との間で位置合わせを行って、前記光導波路を前記接着層に接着する工程とを含むことを特徴とする請求項1記載の光配線モジュールの製造方法。

【請求項2】 前記接着層の構成材料として、光硬化性樹脂を用い、前記光導波路を前記接着層に接着する工程において、前記接着層に光を照射して前記接着層を硬化させるようにしたことを特徴とする請求項1記載の光配線モジュールの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、光信号を伝搬可能な光導波路が形成された光配線モジュールおよびその製造方法に関し、特に、超高速信号処理回路や並列型デジタル信号処理回路などの信号処理回路における光伝送や、光通信、光リンク、あるいは光ファイバチャネルなどの光伝送用送受信モジュールにおける光接続が可能な光配線モジュールおよびその製造方法に関する。

【0002】

【従来の技術】近年、セルラー電話などに用いられる無線通信技術やISDN (Integrated Services Digital Network) などに用いられる無線通信技術の飛躍的な向上、パーソナルコンピュータのような情報処理装置の処理能力の飛躍的な向上、AV (Audio Video) 機器のデジタル化などにより、情報通信ネットワーク技術を用いて種々のメディアをネットワークを通して送受信することが進展している。また、インターネット、ローカルエリアネットワーク (LAN; Local Area Network)、ワイドエリアネットワーク (WAN; Wide Area Network) のような情報通信ネットワークが業務用や個人用に普及し始めている。これらのことから、将来、家庭内でパーソナルコンピュータを中心として家電製品やAV機器によりネットワークを構成し、電話回線、CATV (Cable Television; ケーブルTV)、地上波TV、衛星放送、衛星通信などを介して種々の情報を自由に通信する環境が実現すると考えられる。

【0003】このような環境の中で、例えば、数Mbpsから十数Mbps程度の伝送速度で取り扱われる画像データを自由に通信するためには、その通信能力として、10Mbpsから1Gbps程度の伝送速度を有することが望まれる。光通信・伝送技術により、このような伝送速度を実現することが可能である。例えば、海底に敷設された光ケーブルのように、10kmから100kmを越えるような長距離の幹線系通信ネットワークにおいては、その低損失性や経済性などの観点から、光通信・伝送技術が広く普及している。

【0004】また、機器内のボード間、ボード内のチップ間のように、比較的短距離の通信分野においても、光ファイバチャネルや光データリンクのような光伝送を用いた技術が普及し始めている。しかし、コスト対効果の点で、ツイステッドペアケーブルや同軸ケーブルに置き

4

換えて用いられる程には光ケーブルは普及されていない。これは、伝送速度や伝送品質のような光通信の性能を維持するために、例えば、発光素子と光ファイバとの間や受光素子と光ファイバとの間で非常に精密な位置合わせ技術が必要であること、また、漏れ光対策、電磁的干渉への配慮、ノイズ対策なども必要であり、これにより構造が複雑かつ高価になってしまうことなどが起因しているからである。

【0005】一方、IC (Integrated Circuit; 集積回路) やLSI (Large Scale Integration; 大規模集積回路) における技術の進歩により、それらの動作速度や集積規模が向上し、例えばマイクロプロセッサの高性能化やメモリチップの大容量化が急速に進んでいる。また、上述したようなネットワークに接続されたパーソナルコンピュータによって取り扱われるデータの量は急速に増加している。従って、データ処理におけるクロックや並列度の上昇、メモリへのアクセス時間の高速化などを行うことが必要である。

【0006】このような状況下において、半導体素子の微細化やそれに伴うゲート長の短縮化、駆動能力の高度化などにより、半導体チップ内では動作速度の高速化が計られている。しかし、メモリへのアクセス回路やマルチMPU (Microprocessor Unit) 構成の処理装置においては、パッケージのような実装時に必要となる部分の寄生容量成分が大きく、半導体チップの外部に接続される電気的配線における高速データ伝送動作が困難となっている。

【0007】また、電気的配線に対して高速信号を印加すると、スパイク状の電流変化や電圧変化の原因となるとともに、EMI (Electromagnetic Interference) やEMC (Electromagnetic Compatibility) などの電磁干渉ノイズ、反射ノイズ、クロストークノイズの原因となる。そこで、ボード上に搭載されている半導体チップ間のような非常に短距離での高速信号に関しても光伝送を行うことが考えられる。この光による信号伝送を行うことにより、電気的配線のCR (C: 電気的配線の静電容量、R: 電気的配線の抵抗) 時定数による信号遅延を解消するとともに、電磁的ノイズによる影響を受けずに高速信号の送受信が可能となる。一般需要者向けの機器の分野において光通信・伝送技術を普及するためには、光通信の性能を低下させることなく、低コスト化を計ることが望まれている。

【0008】ボード上の半導体チップ間を光接続するために、例えば特許公開公報 (特開平62-204208号) では、LSI近傍に配置した発光素子と受光素子とを光導波路を通して光接続する光配線回路が記載されている。

【0009】

【発明が解決しようとする課題】ところで、ボード上の半導体チップ間を光接続するための光導波装置として次

(4)

5

のようなものが考えられる。図 21 はその光導波装置の構成の一例を示すものである。この光導波装置は、絶縁層 506 によって各配線間が絶縁された薄膜多層配線 505 が形成されているシリコン基板 501 と、シリコン基板 501 上に形成されている光導波路 502 と、シリコン基板 501 上で光導波路 502 の近傍に配置されている LSI 504 とを備えている。光導波路 502 の各端部領域の上方には発光素子（図示しない）および受光素子 503 がそれぞれ配置されている。例えば受光素子 503 はその近傍に配置された LSI 504 と電氣的に接続されている。このように構成されている光導波装置では、発光素子から出射した光信号が光導波路 502 の内部を伝搬し、その端面 502a で反射されて受光素子 503 に入射するようになっている。

【0010】図 21 に示した光導波装置では、石英よりなる光導波路 502 をシリコン基板 501 上に形成するようにしているため、その形成技術として薄膜形成技術を基本的に用いる必要があった。この場合、この薄膜形成技術を用いた光導波路 502 の形成においては、その寸法精度に優れている反面、数 μm 以上の厚さの膜の形成や加工が困難であった。これにより、光導波路 502 の断面積を大きくすることが難しく、光導波路 502 に対する発光素子や受光素子の位置合わせが極めて困難となってしまうという問題があった。

【0011】また、上述したような光伝送技術を、例えばボード上の半導体チップ間での高速信号の送受信に応用する場合、光信号を高速に伝送することが可能であっても、電源からの電力供給や低速の制御信号の伝送は電氣的配線を通して行う必要がある。しかし、上記のように、薄膜形成技術を用いて、シリコン基板上にこのような電氣的配線を形成しようとする場合には、一般のボードサイズ（例えば数十 cm 角）やモジュールサイズ（例えば数 cm 角）になると、製造コストがかかりすぎ、実現性に乏しいという問題があった。

【0012】さらにまた、半導体チップ、発光素子、受光素子などが露出していると、その動作が不安定となる場合があり、信頼性の面で問題があった。

【0013】本発明はかかる問題点に鑑みてなされたものであり、その目的は、光素子と光導波路との間の位置合わせを容易にして製造コストを低減させ、半導体チップ間の光信号の高速伝送を可能とし、安定な動作で十分な信頼性を得ることが可能な光配線モジュールおよびその製造方法を提供することにある。

【0014】

【課題を解決するための手段】本発明による光配線モジュールは、電子素子と、この電子素子に電氣的に接続された少なくとも 1 つの光素子と、少なくとも電子素子を覆う被覆層と、光素子から発せられ、または光素子に向かう光信号を伝搬可能な光導波路とを備えている。

【0015】また、本発明による光配線モジュールの製

6

造方法は、支持基板上に電子素子を形成する工程と、この電子素子を覆うように被覆層を形成する工程と、電子素子上に光素子を形成する工程と、光素子から発せられ、または光素子に向かう光信号を伝搬可能な光導波路を形成する工程とを含んでいる。

【0016】本発明による光配線モジュールでは、電子素子に電氣的に接続された光素子と、この光素子から発せられ、またはこの光素子に向かう光信号を伝搬可能な光導波路とが設けられており、この光導波路を介して光信号が伝送される。

【0017】本発明による光配線モジュールの製造方法では、支持基板上に電子素子が形成され、この電子素子を覆うように被覆層が形成される。また、電子素子上に光素子が形成され、光素子から発せられ、または光素子に向かう光信号を伝搬可能な光導波路が形成される。

【0018】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照して詳細に説明する。

【0019】（第 1 の実施の形態）図 1 は本実施の形態に係る光配線モジュールの構成を示すものである。図 1 に示したように、本実施の形態の光配線モジュール 1 は、支持基板 10 と、半導体チップ 11、12 と、半導体チップ 11、12 の上面の所定の位置に形成される突起電極としての複数のマイクロバンプ 13 と、第 1 の絶縁層 14 と、面発光型の発光素子 15 と、面受光型の受光素子 16 と、第 2 の絶縁層 17 と、光導波路 18 と、電氣的配線を構成する配線層 23 と、接着層 25 とを備えている。ここで、面発光型の発光素子とは、素子の主たる表面（以下、主表面（発光面）という。）から光が出射する型の発光素子のことである。また、面受光型の受光素子とは、素子の主表面（受光面）で光を受ける型の受光素子のことである。

【0020】支持基板 10 は、金属（例えば、銅、鉄）またはその合金などから構成されており、その表面には、複数のガイド凸部 10a、10b が形成されている。

【0021】半導体チップ 11、12 は、半導体チップ 11、12 自身を所定の位置に配置するための位置決め部として機能するガイド溝 11a、11b をそれぞれ有し、支持基板 10 上に配置されている。支持基板 10 のガイド凸部 10a、10b と半導体チップ 11、12 のガイド溝 11a、12a とをそれぞれ位置合わせして接着することによって、支持基板 10 上で半導体チップ 11、12 が位置ずれしないようになっている。

【0022】また、半導体チップ 11、12 は、信号処理回路やメモリ回路などの電子回路が集積された LSI のような集積回路によって構成されており、配線層 23 を通して発光素子 15 や受光素子 16 に電氣的に接続される。ここで、半導体チップ 11、12 が本発明の「電子素子」の一具体例に対応している。

(5)

7

【0023】第1の絶縁層14は、支持基板10と第2の絶縁層17との間に形成されており、エポキシ系樹脂、アクリル系樹脂、ポリオレフィン系樹脂、ポリイミド、液晶ポリマーなどの樹脂材料によって構成されている。また、第1の絶縁層14は、半導体チップ11、12を覆って保護する機能の他に、半導体チップ11、12が形成されている支持基板10の凹凸を平坦化する機能や、配線層23の層間絶縁膜としての機能も有している。

【0024】面発光型の発光素子15は、例えば発光ダイオードによって構成され、マイクロバンプ13を介して半導体チップ11上に配置されている。また、発光素子15は、配線層23を通して半導体チップ11と電気的に接続されている。これにより、発光素子15は、半導体チップ11から配線層23を通して供給される電気信号を光信号に変換し、変換したこの光信号を発光面から出射するようになっている。

【0025】面受光型の受光素子16は、例えばフォトダイオードによって構成され、マイクロバンプ13を介して半導体チップ12上に配置されている。また、受光素子16は、配線層23を通して半導体チップ12と電気的に接続されている。これにより、受光素子16は、その受光面に入射した光信号を電気信号に変換し、変換したこの電気信号を配線層23を通して半導体チップ12に出力するようになっている。

【0026】ここで、発光素子15または受光素子16が本発明の「光素子」の一具体例に対応している。

【0027】第2の絶縁層17は、第1の絶縁層14上に形成されており、第1の絶縁層14の場合と同様の樹脂材料によって構成されている。また、第2の絶縁層17は、第1の絶縁層14の場合と同様に、半導体チップ11、12、発光素子15、および受光素子16を覆って保護する機能の他に、発光素子15、受光素子16などが形成されている支持基板10の凹凸を平坦化する機能も有している。第2の絶縁層17は、発光素子15や受光素子16に関しては、特にその発光面や受光面を保護するようになっている。

【0028】ここで、第1の絶縁層14が本発明の「第1の被覆層」の一具体例に対応し、第2の絶縁層17が本発明の「第2の被覆層」の一具体例に対応している。

【0029】接着層25は、第2の絶縁層17上に形成され、後述する光導波路18の転写の際に、光導波路18を第2の絶縁層17に接着するためのものである。

【0030】光導波路18は、コア層19、およびコア層19を覆うクラッド層20、21からなり、その長手方向（光伝搬方向）における両端部には、所定の傾斜角（例えば、支持基板10の表面に垂直な方向に対してほぼ45°）で傾斜した面である傾斜面22a、22bが形成されている。傾斜面22a、22bは光反射用ミラーとして機能するものである。

8

【0031】傾斜面22aは、発光素子15の発光面から出射された光信号を反射して光導波路18の長手方向に向かわせる機能を有している。また、傾斜面22bは、光導波路18の内部を伝搬してきた光信号を反射して受光素子16の受光面の方向に向かわせる機能を有している。

【0032】配線層23は、アルミニウム（Al）、または銅（Cu）などによって構成され、電気的配線として用いられるものである。この配線層23は、半導体チップ11、12、発光素子15、および受光素子16に対して電源（図示しない）からの電力を供給する機能を有するとともに、半導体チップ11、12と発光素子15および受光素子16との間で電気信号の伝送を行う機能を有している。具体的には、半導体チップ11、12、発光素子15、および受光素子16に電力を供給するための電源配線、半導体チップ11、12、発光素子15、および受光素子16に制御信号を供給するための制御配線、半導体チップ11、12と発光素子15および受光素子16との間でデータを伝送するためのデータ配線などが形成されている。

【0033】次に、以上のように構成されている光配線モジュール1の作用について説明する。

【0034】この光配線モジュール1では、配線層23を通して電源から電力が供給されることにより、半導体チップ11、12、発光素子15、受光素子16が動作可能な状態となる。この動作可能な状態において、半導体チップ11から発光素子15に電気信号が出力されると、発光素子15は、この電気信号を光信号に変換し、変換した光信号を発光面より出射する。発光素子15の発光面から出射した光信号は、光導波路18の一方の端部に形成されている傾斜面22aに入射し、その入射方向に対してほぼ垂直な方向（光伝搬方向）に反射する。傾斜面22aにおいて反射した光信号は、光導波路18のコア層19の内部を光伝搬方向に沿って伝搬し、光導波路18の他方の端部に形成されている傾斜面22bに入射する。傾斜面22bに入射した光信号は、その入射方向に対してほぼ垂直な方向に反射した後、受光素子16の受光面に入射する。受光素子16は、この光信号を電気信号に変換し、変換した電気信号を半導体チップ12に出力する。このようにして、半導体チップ11と半導体チップ12との間で光導波路18を通して光信号が高速に伝送される。

【0035】次に、図2から図16を参照して、光配線モジュール1の製造方法について説明する。図2から図16は光配線モジュール1の製造工程を示したものである。なお、図7は光配線モジュール1において形成される発光素子15の一例である垂直共振器レーザ（VCSEL; Vertical Cavity Surface Emitting Laser）の構成を示したものであり、図8から図11はこの発光素子15の転写工程を示したものであり、図12から図16

(6)

9

は光配線モジュール1において形成される光導波路18の形成工程を示したものである。

【0036】まず、図2に示したように、支持基板10および半導体チップ11、12をそれぞれ準備する。なお、必要に応じて、半導体チップ11、12を、例えばラッピングによって50 μ mから20 μ m程度の厚さになるように予め加工する。

【0037】次に、半導体チップ11、12のガイド溝11a、11bを支持基板10のガイド凸部10a、10bにそれぞれ位置合わせした後、導電性ペーストのような導電性接着剤を用いて半導体チップ11、12を支持基板10上に接着する。これにより、半導体チップ11、12が支持基板10上に精度良く位置合わせされて固定される。また、半導体チップ11、12上の発光素子15および受光素子16が配置される位置には、メッキ法などにより、例えばニッケル/金(Ni/Au)によって構成されるマイクロバンプ13を予め形成する。

【0038】図3に示したように、半導体チップ11、12およびマイクロバンプ13が形成されている支持基板10の全面に樹脂材料をコーティングした後、この樹脂材料を融点以上の温度でリフローすることによって表面が平坦になるようにする。これにより、半導体チップ11、12を覆う第1の絶縁層14が形成される。半導体チップ11、12は第1の絶縁層14によって埋め込まれたような状態になる。

【0039】図4に示したように、表面が平坦になっている第1の絶縁層14に対してCMP (Chemical Mechanical Polishing ; 化学機械研磨) 法などにより研磨加工を行ってその表面の平坦さを維持するとともに、マイクロバンプ13の一部が第1の絶縁層14の表面に露出するようにする。その後、フォトリソグラフィ法のような光処理により、第1の絶縁層14の表面に配線層23を形成する。

【0040】さらに、発光素子15および受光素子16を、半導体チップ11、12上のマイクロバンプ13が形成されている位置に後述するようにして転写する。これにより、発光素子15および受光素子16が半導体チップ11、12上に精度良く配置されて固定される。

【0041】次に、図5に示したように、発光素子15、受光素子16などを覆うように第2の絶縁層17を形成する。具体的には、半導体チップ11、12、発光素子15、受光素子16などが形成されている支持基板10の全面に樹脂材料をコーティングした後、この樹脂材料を融点以上の温度でリフローすることによって表面が平坦になるようにする。これにより、発光素子15および受光素子16を覆う第2の絶縁層17が形成される。この場合、発光素子15および受光素子16は第2の絶縁層17によって埋め込まれたような状態になる。

【0042】さらに、表面が平坦になっている第2の絶縁層17に対してCMP法などにより研磨加工を行って

10

その表面の平坦さを維持するとともに、発光素子15や受光素子16にそれぞれ形成されている信号取り出し電極の一部が第2の絶縁層17の表面に露出するようにする。

【0043】図6に示したように、第2の絶縁層17の所定の位置に貫通穴を形成した後、この貫通穴を通して配線層23に電気的に接続するための配線層を第2の絶縁層17上に形成する。これにより、配線層23を通して、半導体チップ11、12、発光素子15、および受光素子16に対する電力や各種の信号の供給などが可能となる。

【0044】なお、第2の絶縁層17の構成材料として光感光性の樹脂を用いれば、光処理によって、発光素子15および受光素子16の信号取り出し電極の露出と、第2の絶縁層17の貫通穴の形成とを同時に行うことが可能である。

【0045】次に、光導波路18を形成する。この光導波路18の形成は、例えば、後述するような転写方法によって行う。

【0046】以上のような工程により、図1に示した光配線モジュール1が製造される。

【0047】ここで、発光素子15の転写方法について説明する。なお、受光素子16は発光素子15とほぼ同様の転写方法によって転写することが可能であるので、ここではその説明は省略する。

【0048】図7に示したように、発光素子15の一例である垂直共振器レーザ50は、n型ガリウム砒素(GaAs)基板30と、n型GaAs基板30上に形成された、アルミニウム砒素(AlAs)からなる剥離層31と、剥離層31上に形成され、反射鏡を構成する多層反射膜(DBR; Distributed Brag Reflector) 32とを含んでいる。剥離層31は酸に対して可溶性を有するものである。

【0049】また、垂直共振器レーザ50は、多層反射膜32上に形成されたn型クラッド層33と、n型クラッド層33上の中央部分に形成された、pn接合よりなる活性層34と、活性層34上に形成されたp型クラッド層35と、p型クラッド層35上に形成された多層反射膜36とを含んでいる。さらに、垂直共振器レーザ50は、絶縁層37、38と、ポリイミド層39と、信号取り出し電極として機能するメッキ電極40とを含んでいる。ポリイミド層39は、n型クラッド層33、活性層34、p型クラッド層35などを保護するためのものである。

【0050】以上のように構成されている垂直共振器レーザ50を、図8に示したように、熱可塑性を有するワックスのような接着剤61を用いて、ダイヤフラム60に接着する。図8では、3つの垂直共振器レーザ50a、50b、50cをそれぞれ接着剤61によりダイヤフラム60に接着した状態を示している。ここで、ダイ

(7)

11

ヤフラム60が本発明の「転写用部材」の一具体例に対応している。

【0051】さらに、必要があれば、図9に示したように、垂直共振器レーザに関してダイシングによって素子間分離を行った後、これをフッ化水素酸溶液などに浸して剥離層を溶かすことにより、各垂直共振器レーザからn型GaAs基板を剥離する。これにより、垂直共振器レーザ50a、50b、50cが形成される。

【0052】形成された垂直共振器レーザ50a、50b、50cをよく洗浄し、乾燥した後、図10に示したように、各垂直共振器レーザ50a、50b、50cに例えば直径数十μmのAuからなるボール63、64、65を形成する。

【0053】図11に示したように、セラミック、金属などからなる加熱ツール70を用い、300°C程度の加熱温度で、半導体チップ11、12のマイクロ bumps 13が形成されている位置に対して垂直共振器レーザ50a、50b、50cの熱圧着を行う。なお、熱圧着を行う代わりに、例えば超音波を用いた圧着を行うようにしてもよい。その後、加熱処理または有機溶剤を用いた

処理により接着剤61を溶かし、ダイヤフラム60から垂直共振器レーザ50a、50b、50cを分離する。

【0054】なお、例えば、シリコン基板を用いたピンフォトダイオードを上述したような転写方法によって半導体チップに転写する場合には、ラッピング工程などによりシリコン基板を数十μmまで薄くすることが可能である。

【0055】ここで、光導波路18の形成方法について説明する。

【0056】図12に示したように、例えばガラス基板である基板80を準備し、プラズマCVD (Chemical Vapor Deposition) 法、熱CVD法、光CVD法などによって、数百nmの厚さを有する二酸化シリコン (SiO₂) よりなる基板分離層81を基板80上に形成する。

【0057】次に、この基板分離層81上に、スピンコート法などにより例えば樹脂材料を数μm程度の厚さになるように塗布した後、加熱硬化処理を行ってこの樹脂材料を硬化させる。これにより、基板分離層80上にクラッド層20aを形成する。また、クラッド層20a上に、このクラッド層20aの構成材料よりも屈折率が高い樹脂材料をスピンコート法などにより数十μm程度の厚さになるように塗布し、さらに、クラッド層20aの構成材料と同様な屈折率を有する樹脂材料をスピンコート法などにより数μm程度の厚さになるように塗布する。その後、加熱硬化処理を行ってこれらの樹脂材料を十分に硬化させる。これにより、コア層19aおよびクラッド層21aをそれぞれ形成する。

【0058】ここで、コア層19aやクラッド層20a、21aの構成材料として、ポリイミド、PMMA

12

(Polymethyl Methacrylate ; ポリメチルメタクリレート) などのアクリル樹脂、ビスフェノールなどを主成分とするエポキシ樹脂、ポリエチレンやポリスチレンなどのポリオレフィン樹脂、またはこれらの材料にフッ素を付加したものをを用いることが可能である。

【0059】さらに、クラッド層21a上に、数十μmの厚さを有するフォトレジスト膜を形成した後、このフォトレジスト膜に対して光処理を行うことにより、所定のパターンを有するフォトレジスト膜82aを形成する。そして、このフォトレジスト膜82aをガラス転移温度以上の温度で加熱処理する。これにより、図13に示したように、フォトレジスト膜82aの端部が流動することにより、なだらかに傾斜した端部を有するフォトレジスト膜82が形成される。

【0060】このフォトレジスト膜82をマスクとして、RIE (Reactive Ion Etching ; 反応性イオンエッチング) 法、ECR (Electro Cyclotron Resonance ; 電子サイクロトロン共鳴) 法などによりドライエッチングを行う。これにより、コア層19およびこのコア層19を覆うクラッド層20、21から構成され、その両端部に所定の傾斜角 (例えば、ガラス基板80の表面に垂直な方向に対してほぼ45°) で傾斜している傾斜面22a、22bを有する光導波路18が形成される。その後、フォトレジスト膜82を除去する。

【0061】図14に示したように、コア層19およびクラッド層20、21から構成される光導波路18が形成されている基板80を上下反転させる。また、基板80とは別の転写用基板85を準備し、印刷法などによりこの転写用基板85上の所定の位置に例えば熱可塑性の樹脂材料で構成される接着剤を塗布することにより、接着層86を形成する。

【0062】上下反転させた基板80上の光導波路18のクラッド層21を転写用基板85上の接着層86に圧着する。そして、基板80および転写用基板85を例えば低濃度のフッ化水素溶液またはBHF (Buffered HF ; 緩衝フッ化水素) 溶液に浸すことにより、図15に示したように、基板分離層81が溶解除去され、基板80が光導波路18から分離される。これにより、光導波路18が転写用基板85に転写される。

【0063】図16に示したように、光導波路18が転写された転写用基板85を上下反転させる。また、第2の絶縁層17上で光導波路18を配置する位置に光硬化樹脂材料 (ここでは、例えば紫外光硬化樹脂材料) から構成される接着層25を印刷法などにより形成する。

【0064】そして、光導波路18と発光素子15および受光素子16との間で位置合わせを行う。具体的には、光導波路18の傾斜面22aを発光素子15の発光面に位置合わせし、光導波路18の傾斜面22bを受光素子16の受光面に位置合わせする。このような位置合わせの後、転写用基板85上の光導波路18のクラッド

(8)

13

層20を接着層25に密着させながら、紫外光を照射して接着層25を硬化させ、光導波路18を第2の絶縁層17上に固定する。なお、転写用基板85が紫外光を透過するような特性を有するものである場合には、例えば、転写用基板85の上方から紫外光を照射することが可能である。その後、転写用基板85を除去する。これにより、支持基板10上に光導波路18が転写される。

【0065】以上のように、本実施の形態では、支持基板上に、半導体チップ、面発光型の発光素子、および面受光型の受光素子を位置合わせして形成するとともに、これらを覆う被覆層の平坦な面に光導波路を位置合わせして転写により形成している。従って、発光素子および受光素子と光導波路との間の位置合わせを精度良く簡単にしかも少ない手間で行うことができ、製造工程数を少なくし、製造コストを低減することが可能となる。また、被覆層によって半導体チップ、発光素子、および受光素子を覆って保護しているため、安定な動作で十分な信頼性を得ることができる。

【0066】また、本実施の形態では、光導波路の形成を転写により行っているため、例えばスピコート法による膜形成が困難であるような形状の基板に対しても光導波路を簡単に形成することができる。従って、基板の形状や形成膜の材料などの選択の自由度が広がるため、これにより、製造コストを低減させることが可能となる。

【0067】また、本実施の形態では、高速動作の信号伝送配線として光導波路を形成して光信号を伝送させるとともに、低速動作の信号伝送配線や電源配線として電気的配線を形成して電気信号を伝送させるようにしている。従って、電気的配線では実現できなかった高速の信号伝送が可能になるとともに、電磁輻射ノイズや信号波形の乱れなどに起因する誤動作を防止することができる。また、これにより、光配線モジュールなどにより構築される上位のシステムやネットワークの性能を飛躍的に向上させることが可能となる。

【0068】(第2の実施の形態)次に、図17を参照して、本発明の第2の実施の形態に係る光配線モジュールの構成について説明する。本実施の形態の光配線モジュールは、端面発光型の発光素子および端面受光型の受光素子を配置するとともに、両端部に光伝搬方向に対して垂直な面が形成された光導波路を形成し、発光素子および受光素子を通して半導体チップ間の光信号の伝送を可能としたものである。本実施の形態は、端面発光型の発光素子および端面受光型の受光素子を用いて光信号の高速伝送が可能のように構成した点を除いて、第1の実施の形態の場合と同様に構成されており、同様に動作するようになっている。ここで、第1の実施の形態の場合と同一の構成要素には同一の符号を付しており、ここでは、その詳細な説明を省略する。

【0069】図17に示したように、本実施の形態の光

14

配線モジュール2は、支持基板10と、半導体チップ11、12と、マイクロバンプ13と、第1の絶縁層14と、端面発光型の発光素子71と、端面受光型の受光素子72と、第2の絶縁層95と、光導波路90と、配線層23と同様に機能し、電気的配線を構成する配線層96と、接着層26を備えている。ここで、端面発光型の発光素子とは、素子の主表面に対して垂直な端面(発光面)から光が射出する型の発光素子のことである。また、端面受光型の受光素子とは、素子の主表面に対して垂直な端面(受光面)で光を受ける型の受光素子のことである。

【0070】端面発光型の発光素子71は、配線層96を通して半導体チップ11と電気的に接続されている。これにより、発光素子71は、半導体チップ11から配線層96を通して供給される電気信号を光信号に変換し、変換したこの光信号を発光面から射出するようになっている。

【0071】端面受光型の受光素子72は、配線層96を通して半導体チップ12と電気的に接続されている。これにより、受光素子72は、その受光面に入射した光信号を電気信号に変換し、変換したこの電気信号を配線層96を通して半導体チップ12に出力するようになっている。

【0072】第2の絶縁層95は、第1の絶縁層14上に形成されており、第1の絶縁層14の場合と同様な樹脂材料によって構成されている。また、第2の絶縁層95は、第1の絶縁層14の場合と同様に、半導体チップ11、12、発光素子71、および受光素子72を覆って保護する機能の他に、発光素子71、受光素子72などが形成されている支持基板10の凹凸を平坦化する機能も有している。

【0073】ここで、第2の絶縁層95が本発明の「第2の被覆層」の一具体例に対応している。

【0074】接着層26は、第1の絶縁層14上に形成され、後述する光導波路90の転写の際に、光導波路90を第1の絶縁層14に接着するためのものである。

【0075】光導波路90は、コア層91、およびコア層91を覆うクラッド層92、93からなり、その長手方向(光伝搬方向)における両端部には、その長手方向に対して垂直な面である垂直面94a、94bが形成されている。

【0076】次に、以上のように構成されている光配線モジュールの作用について説明する。

【0077】この光配線モジュール2では、配線層96を通して電源から電力が供給されることにより、半導体チップ11、12、発光素子71、受光素子72が動作可能な状態となる。この動作可能な状態において、半導体チップ11から発光素子71に電気信号が出力されると、発光素子71は、この電気信号を光信号に変換し、変換した光信号をその端部の発光面より射出する。発光

(9)

15

素子71の端部の発光面から出射した光信号は、光導波路90の一方の垂直面94aに入射する。この垂直面94aに入射した光信号は、光導波路90のコア層91の内部をその入射方向に沿って伝搬し、光導波路90の他方の垂直面94bから出射する。この垂直面94bから出射した光信号は、受光素子72の端部の受光面に入射する。受光素子72は、この光信号を電気信号に変換し、変換した電気信号を半導体チップ12に出力する。このようにして、半導体チップ11と半導体チップ12との間で光導波路90を通して光信号が高速に伝送される。

【0078】次に、図18から図20を参照して、本実施の形態に係る光配線モジュールの製造方法について説明する。図18から図20は光配線モジュール2の製造工程を示したものである。

【0079】まず、第1の実施の形態の場合の図1から図4に示した工程と同様の工程を行った後、図12から図14に示した工程と同様の工程を行って光導波路90を形成する。ここで、光導波路90を形成する際には、光導波路18を形成する場合とは異なり、その両端部に、垂直な面である垂直面94a、94bが形成されるような処理を行う。すなわち、基板80上に、基板分離層81、クラッド層、コア層、クラッド層を順に形成した後、さらに、端部を流動させることなく、垂直な端面を有するフォトリソ膜（図示しない）を形成する。形成したこのフォトリソ膜をマスクとしてドライエッチングを行った後、このフォトリソ膜を除去する。そして、図18に示したように、転写用基板85上に光導波路90を転写する。

【0080】次に、図19に示したように、光導波路90が転写された転写用基板85を上下反転させる。また、第1の絶縁層14上で光導波路90を配置する位置に光硬化樹脂材料から構成される接着層26を形成する。

【0081】そして、光導波路90と発光素子71および受光素子72との間で位置合わせを行う。具体的には、光導波路90の垂直面94aを発光素子71の端部の発光面に位置合わせし、光導波路90の垂直面94bを受光素子72の端部の受光面に位置合わせする。このような位置合わせの後、転写用基板85上の光導波路90のクラッド層92を接着層26に密着させながら、紫外光を照射して接着層26を硬化させることにより、光導波路90を第1の絶縁層14上に固定する。その後、転写用基板85を除去する。

【0082】以上のような工程により、支持基板10上に光導波路90を転写した後、図20に示したように、発光素子71、受光素子72、光導波路90などを覆うように第2の絶縁層95を形成する。具体的には、発光素子71、受光素子72、光導波路90などが形成されている支持基板10の全面に樹脂材料をコーティングし

16

た後、この樹脂材料を融点以上の温度でリフローすることによって表面が平坦になるようにする。これにより、発光素子71および受光素子72を覆う第2の絶縁層95が形成される。この場合、発光素子71、受光素子72、および光導波路90は第2の絶縁層95によって埋め込まれたような状態になる。

【0083】表面が平坦になっている第2の絶縁層95の所定の位置に貫通穴を形成した後、この貫通穴を通して配線層96に電気的に接続するための配線層を第2の絶縁層95上に形成する。

【0084】以上のような工程により、図17に示した光配線モジュール2が製造される。

【0085】以上のように、本実施の形態では、支持基板上に形成された、半導体チップ、端面発光型の発光素子、および端面受光型の受光素子だけでなく、光導波路をも被覆層で覆って保護しているので、さらに安定な動作で十分な信頼性を得ることができる。

【0086】また、端面発光型の発光素子および端面受光型の受光素子の場合には、これらの素子と光導波路との間の上下方向（垂直方向）における位置合わせが難しいが、本実施の形態では、発光素子、受光素子、および光導波路を被覆層の平坦な面に形成するようにしているので、上下方向における位置合わせも容易に行うことが可能である。

【0087】以上、本発明のいくつかの実施の形態について説明したが、本発明は上記の各実施の形態に限定されることなく、種々の変形が可能である。

【0088】例えば、支持基板に、半導体チップ、発光素子、受光素子、光導波路などの支持する機能の他に、放熱板としての機能を持たせることが可能である。また、支持基板は、光配線モジュールが完成した後には不要となるので、別の光配線モジュールの製造時に再度利用することが可能であり、これにより光配線モジュールの製造コストを低減することができる。

【0089】また、光導波路は、コア層およびこれを覆うクラッド層からなるものに限られず、コア層のみからなる光導波路を用いるようにしてもよい。

【0090】

【発明の効果】以上説明したように、請求項1から10のいずれか1項に記載の光配線モジュールまたは請求項11から22のいずれか1項に記載の光配線モジュールの製造方法によれば、電子素子に電気的に接続された光素子から発せられ、または光素子に向かう光信号を伝搬可能な光導波路を形成するようにしたので、光信号を高速伝送することができるという効果を奏する。また、少なくとも電子素子を被覆層で覆うようにしたので、安定な動作で十分な信頼性を得ることができるという効果を奏する。

【0091】特に、請求項15に記載の光配線モジュールの製造方法によれば、平坦な面を有するように第1の

(10)

17

被覆層を形成したので、光素子と光導波路との間の位置合わせを容易にしてそれらをこの第1の被覆層上に精度良く形成することができるという効果を奏する。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態に係る光配線モジュールの構成を示す断面図である。

【図2】図1に示した光配線モジュールの製造方法の一例を説明するための断面図である。

【図3】図2に示した工程に続く工程を説明するための断面図である。

【図4】図3に示した工程に続く工程を説明するための断面図である。

【図5】図4に示した工程に続く工程を説明するための断面図である。

【図6】図5に示した工程に続く工程を説明するための断面図である。

【図7】図1に示した光配線モジュールにおいて形成される発光素子の一例である垂直共振器レーザの構成を示す断面図である。

【図8】図7に示した発光素子の転写方法を説明するための断面図である。

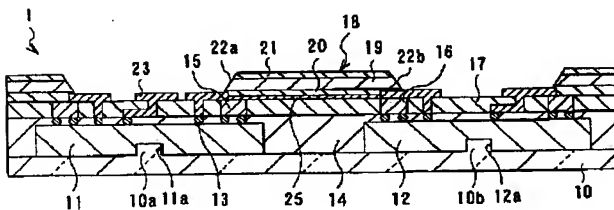
【図9】図8に示した工程に続く工程を説明するための断面図である。

【図10】図9に示した工程に続く工程を説明するための断面図である。

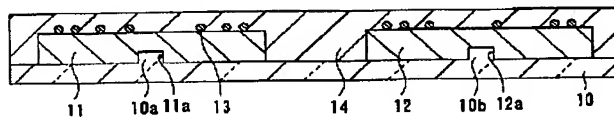
【図11】図10に示した工程に続く工程を説明するための断面図である。

【図12】図1に示した光導波路の形成方法を説明する

【図1】



【図3】



18

ための断面図である。

【図13】図12に示した工程に続く工程を説明するための断面図である。

【図14】図13に示した工程に続く工程を説明するための断面図である。

【図15】図14に示した工程に続く工程を説明するための断面図である。

【図16】図15に示した工程に続く工程を説明するための断面図である。

10 【図17】本発明の第2の実施の形態に係る光配線モジュールの構成を示す断面図である。

【図18】図17に示した光配線モジュールにおいて形成される光導波路の構成を示す断面図である。

【図19】図17に示した光配線モジュールの製造方法の一例を説明するための断面図である。

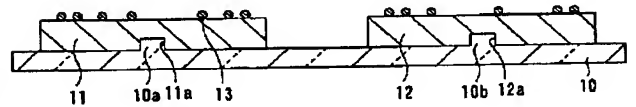
【図20】図19に示した工程に続く工程を説明するための断面図である。

【図21】光導波装置の構成を示す断面図である。

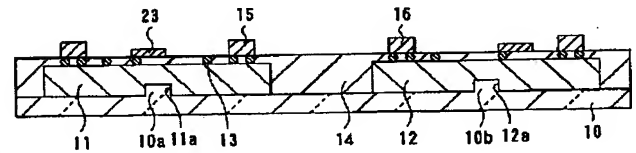
【符号の説明】

1, 2…光配線モジュール、10…支持基板、10a, 10b…ガイド凸部、11, 12…半導体チップ、11a, 12a…ガイド溝、13…マイクロバンプ、14…第1の絶縁層、15, 71…発光素子、16, 72…受光素子、17, 95…第2の絶縁層、18, 90…光導波路、19, 91…コア層、20, 21, 92, 93…クラッド層、22a, 22b…傾斜面、94a, 94b…垂直面、23, 96…配線層、25, 26…接着層。

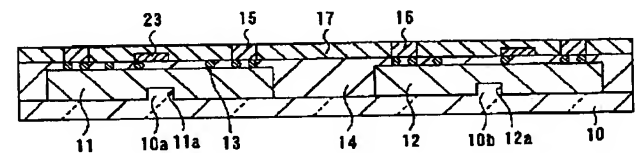
【図2】



【図4】

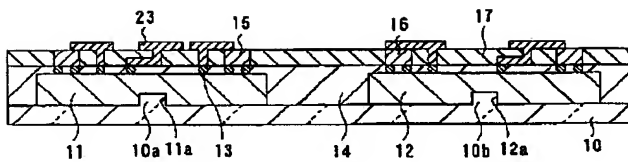


【図5】

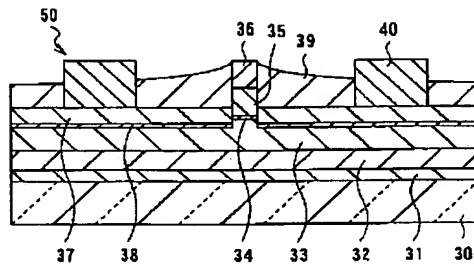


(11)

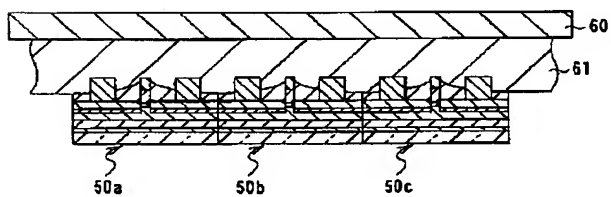
【図6】



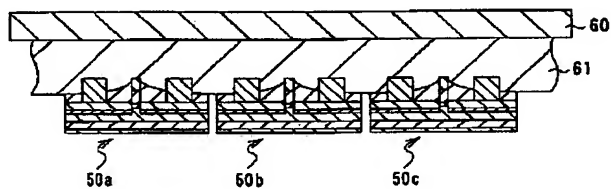
【図7】



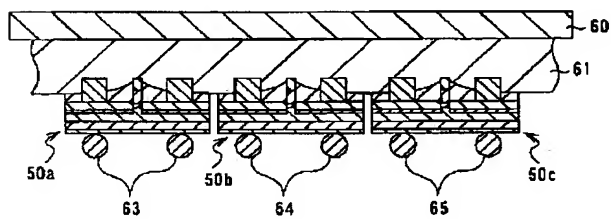
【図8】



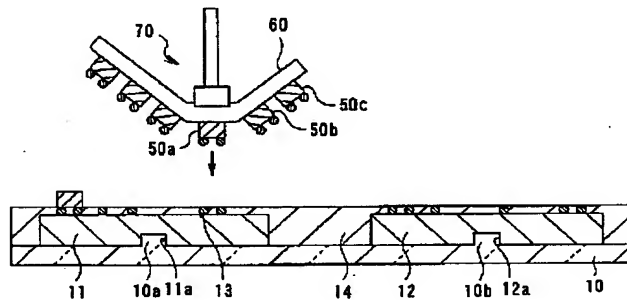
【図9】



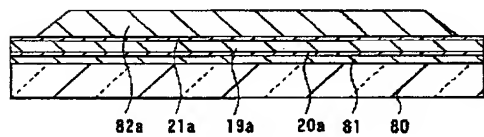
【図10】



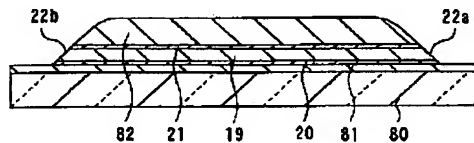
【図11】



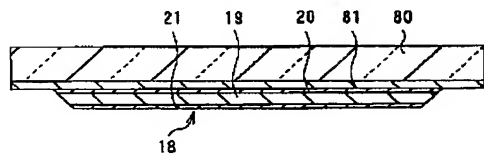
【図12】



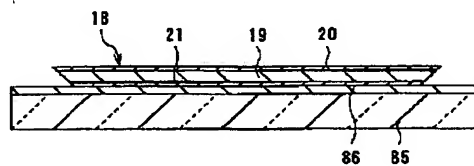
【図13】



【図14】

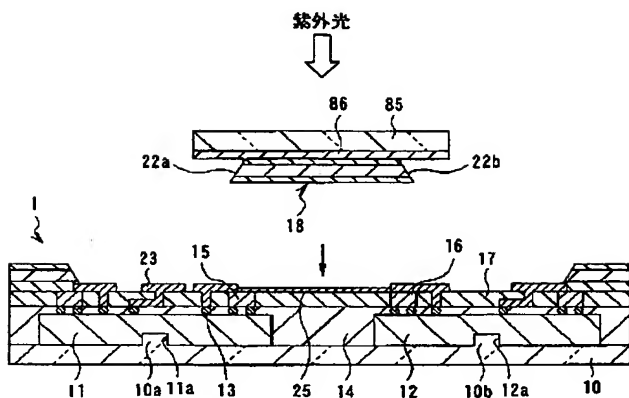


【図15】

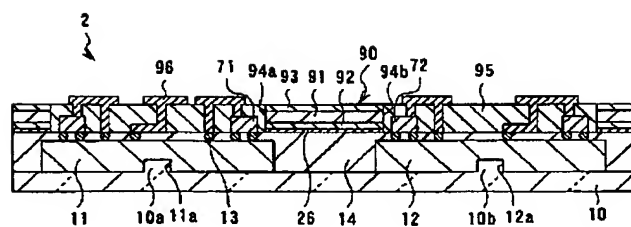


(12)

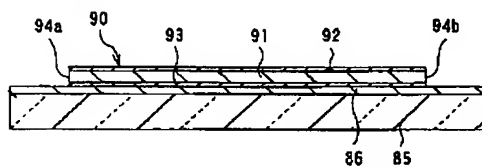
【图 16】



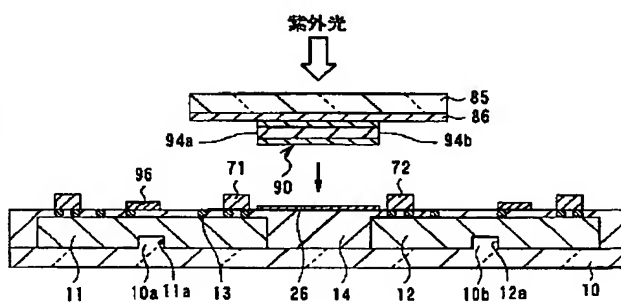
【图 17】



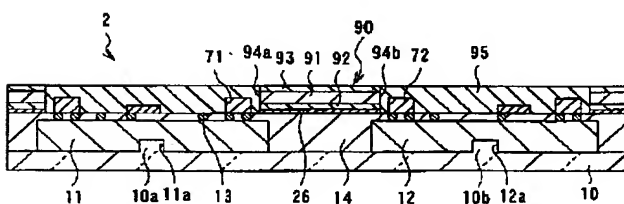
【図 18】



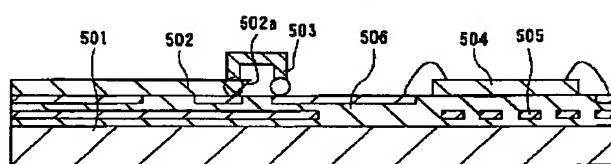
【图 19】



【図 20】



【図 21】



フロントページの続き

F ターム (参考) 2H037 AA01 BA02 BA11 CA00 DA03
DA35
5F041 AA37 AA43 CA12 CA14 EE25
FF14
5F073 AB17 BA01 CB02 DA34 DA35
FA15 FA23 FA30
5F088 AA01 BB01 JA14 JA20